

課題番号 : F-19-RO-0050
 利用形態 : 技術代行
 利用課題名(日本語) : 単結晶粒 Si/Ge 薄膜トランジスタの作製
 Program Title (English) : Fabrication of single grain Si/Ge thin-film transistors
 利用者名(日本語) : 葉文昌, 平末充紀
 Username (English) : W. Yeh, M. Hirasue
 所属名(日本語) : 島根大学 自然科学研究科 理工学専攻先端材料工学コース
 Affiliation (English) : Shimane University, Graduate school of natural science and technology, Major in Science and Engineering, Advanced Materials Science and Engineering Course
 キーワード/Keyword : 薄膜トランジスタ, 単結晶 Si 帯, レーザーアニール, イオン注入

1. 概要(Summary)

マイクロシェブロンレーザービーム走査(μ CLBS)法により形成した単結晶 Si 帯をチャンネルとして、トップゲート型薄膜トランジスタ(TFT)を作製した。ソースドレイン領域のドーピングでイオン注入を利用した。最高移動度 $548\text{cm}^2/\text{Vs}$, s 値 0.279 V/dec (分散 9.4%), オンオフ比 2.4×10^7 の優れた TFT 特性が得られた。

2. 実験(Experimental)

【利用した主な装置】

イオン注入装置, 触針型段差計

【実験方法】

LPCVD 法で石英基板上に堆積した 60nm-Si を本研究室の μ CLBS 装置で単結晶化し、続いて本研究室のパルス DC 反応性スパッタ装置で 100nm-SiO_2 膜をゲート絶縁膜として全面に堆積した。Al ゲートを形成した後に広島大学ナノテクプラットフォームにて技術代行で p をイオン注入をした。続いて本研究室のパルス DC 反応性スパッタ装置で 200nm-SiO_2 膜を保護膜としてチャンネル上部に堆積し、 550°C で 30min 真空アニールすることで不純物活性化を行った。続いてチャンネル上部以外の SiO_2 をエッチングしてコンタクト部を露出させて S/D 電極を形成した。その後ポストアニールを行って完成させた。最高温度は $550^\circ\text{C} 30\text{min}$ であった。

3. 結果と考察(Results and Discussion)

Fig.1 に作製した TFT の伝達特性を示した。得られた TFT 諸特性も図に記入した。

移動度 $548\text{cm}^2/\text{Vs}$, s 値 0.279 V/dec , オンオフ比 2.4×10^7 の優れた TFT 特性が得られた。作製に際し、ゲート絶縁膜はスパッタ法で形成しており、パターニングはレジストレスであることから、これは環境負担が小さい高性能 Si トランジスタである。ディスプレイなどの大面積エレクトロニクスでは面積に比例して製作時の環境負荷が大きくなることから、環境負荷が小さいデバイス作製は今後重要性が増していくと思われる。

トロニクスでは面積に比例して製作時の環境負荷が大きくなることから、環境負荷が小さいデバイス作製は今後重要性が増していくと思われる。

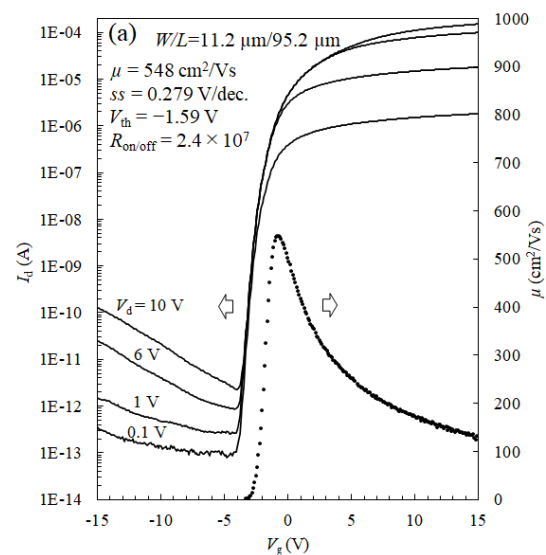


Fig. 1. Transfer characteristics of TFT

4. その他・特記事項(Others)

イオン注入装置の利用にあたって、広大なナノテクプラットフォームの迅速で正確なサービスに感謝する。

本研究は JST-ASTEP 受託研究「シリコン膜単結晶帯選択形成半導体レーザーアニール装置の実用化」で行われたことに感謝する。

5. 論文・学会発表(Publication/Presentation)

(1) W. Yeh et. al. Japanese Journal of Applied Physics 59, 071008 (2020)

6. 関連特許(Patent)

特許第 6544090 号 (P6544090)・葉文昌・「結晶化方法、パターニング方法、および、薄膜トランジスタ作製方法」・島根大学・平成 27 年 7 月 6 日(2015.7.6)