

課題番号 : F-19-RO-0037  
 利用形態 : 機器利用  
 利用課題名(日本語) : CMOS 論理回路  
 Program Title (English) : CMOS logic circuit  
 利用者名(日本語) : 園部太暉  
 Username (English) : T. sonobe  
 所属名(日本語) : 株式会社 SUMCO  
 Affiliation (English) : SUMCO Corporation  
 キーワード/Keyword : リソグラフィ・露光・描画装置、成膜・膜堆積、形状・形態観察、電気計測

### 1. 概要(Summary)

近年、半導体デバイスの微細化に伴いシリコンウェハには高度な品質が求められている。今後更なる品質の高精度化要求に対しては、デバイスの特性や製造プロセスの観点から開発を進める必要があると考える。そのため、先ずはプロセス技術の基礎とトランジスタ・回路の基礎を学ぶことを目的に、CMOSIC の試作を行なった。

### 2. 実験(Experimental)

#### 【利用した主な装置】

レイアウト設計ツール、酸化炉、マスク露光装置、イオン注入装置、ウェル拡散炉、スパッタ装置(AI 用)、エッチング装置(レジスト Ashing 用)、PMA 炉、デバイス測定装置

#### 【実験方法】

CMOS インバータを参考に線幅 5~10 $\mu\text{m}$  程度の回路を設計後、①N-well 形成・②アクティブ領域形成・③ソースドレイン形成・④ゲート酸化膜形成・⑤コンタクトホール形成・⑥AI 電極形成の手順で NAND を作成した。作成した回路に対して、電源電圧 5V にて入出力波形の観測と電気特性の測定を行なった。

### 3. 結果と考察(Results and Discussion)

NAND の設計図を Fig.1 に、実際に作成した写真を Fig.2 に示す。

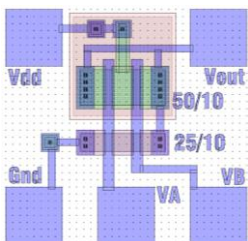


Fig. 1 designed NAND

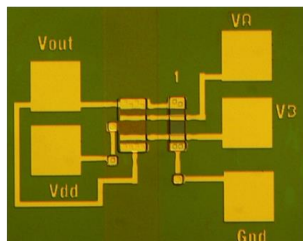


Fig. 2 fabricated NAND

Fig.3 に NAND の入出力波形を、Fig.4 に電気特性を測定した結果を示す。

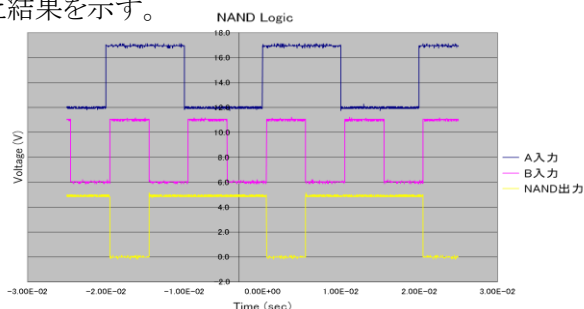


Fig. 3 2-input NAND oscillograph

A / B 入力どちらか一方、または両方の電圧が 0 の場合、High (5V) を出力する。両方とも 5V の電圧をかけた場合、0 を出力することが分かる。

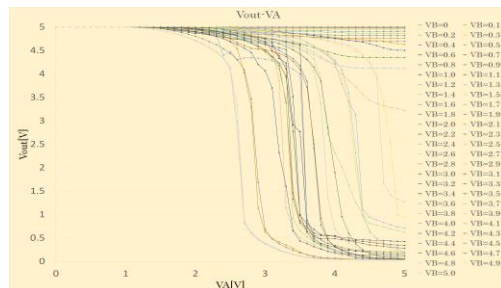


Fig. 4 NAND electrical characteristics

B 入力の電圧(VB)を 5V に固定した状態で、A 入力の電圧(VA)を 0~5.0[V]まで変化させた場合、VA がある閾値に達すると NAND 出力(Vout)は急激に低下し、0 に近づく。VB が 0 に近づくほど、VA の変化が出力に反映されない(遮断)される電気特性のようすが分かった。

### 4. その他・特記事項(Others)

・参考資料:半導体実践講座 2019 年度実習プログラム  
 ・東教授、黒木教授をはじめとする本試作を行なうにあたり、ご支援・ご指導頂きました全ての方に感謝致します。

### 5. 論文・学会発表(Publication/Presentation)

なし。

### 6. 関連特許(Patent)

なし。