

課題番号 : F-13-RO-0021  
 利用形態 : 技術補助  
 利用課題名(日本語) : Geを活性層とする薄膜トランジスタ(Ge 薄膜の形成)  
 Program Title (English) : Fabrication of Ge TFT (Ge thin film deposition)  
 利用者名(日本語) : 草壁 史  
 Username (English) : F. Kusakabe  
 所属名(日本語) : 兵庫県立大学大学院工学研究科  
 Affiliation (English) : Graduate School of Engineering, University of Hyogo

### 1. 概要(Summary)

GeはSiよりも移動度が高いことが知られ、昨今言われている微細化の限界を打開するため、Siに代わる材料として期待される。そのGeをディスプレイのスイッチング素子として用いられる薄膜トランジスタ(Thin Film Transistor)の活性層材料として用いることで、トランジスタの特性向上が期待できる。本研究での軟X線照射によるGe膜の低温結晶化技術をTFTに応用し、その電気的特性の評価を試みる。Geを活性層とするTFT作製のために、Si基板にゲート絶縁膜としてSi熱酸化膜(100 nm)を施し、酸化膜上に非結晶Ge膜(50 nm)を堆積することを実施した。

### 2. 実験(Experimental)

まず、酸化膜形成のために2インチp型Si(100)基板(8-12 Ωcm)をSC-1洗浄(80℃、10分)を行った。次に0.5%フッ酸(HF)溶液で破水性になるまで処理し、スピンドライにて乾燥させた。酸化炉にて炉内温度1000℃、O<sub>2</sub>流量3slm、H<sub>2</sub>流量3slm、処理時間750秒の条件でSiO<sub>2</sub>膜を形成した。

PECVD(Plasma Enhanced Chemical Vapor Deposition)装置にてGeH<sub>4</sub>(10%H<sub>2</sub>希釈)流量75sccm、H<sub>2</sub>流量15sccm、ガス圧8Pa、出力50W、基板温度200℃(電極温度334℃)、堆積時間145sの条件でa-Ge膜を堆積した。Fig. 1にPECVD装置写真を示す。

### 3. 結果と考察(Results and Discussion)

SiO<sub>2</sub>膜の膜厚は光干渉膜厚計(ナノスペック7100)にて7点測定した。ターゲット膜厚100nmに対し、平均120nmであった。

非結晶Ge膜の膜厚はターゲット膜厚50nmに対し、60nmであった。目視によるGe膜の不均一性は確認されなかった。この実験で得られた試料の概略をFig. 2に示す。



Fig. 1. Photograph of PECVD (Plasma Enhanced Chemical Vapor Deposition)



Fig. 2. Diagrammatic illustration of test sample

### 4. その他・特記事項 Others)

共同研究者  
 松尾直人(兵庫県立大学)、部家彰(兵庫県立大学)、  
 神田一浩(兵庫県立大学)

### 5. 論文・学会発表(Publication/Presentation)

なし。

### 6. 関連特項 Patent)

なし。