

課題番号 : F-13-RO-0020
利用形態 : 技術補助
利用課題名(日本語) : Geを活性層とする薄膜トランジスタの形成(イオン注入)
Program Title (English) : Fabrication of Ge TFT (P implantation)
利用者名(日本語) : 草壁 史
Username (English) : F. Kusakabe
所属名(日本語) : 兵庫県立大学大学院工学研究科
Affiliation (English) : Graduate School of Engineering, University of Hyogo

1. 概要 (Summary)

GeはSiよりも移動度が高いことが知られ、昨今言われている微細化の限界を打開するため、Siに代わる材料として期待される。そのGeをディスプレイのスイッチング素子として用いられる薄膜トランジスタ(Thin Film Transistor, TFT)の活性層材料として用いることで、トランジスタの特性向上が期待できる。本研究での軟X線照射によるGe膜の低温結晶化技術をTFTに応用し、その電気的特性の評価を試みる。Geを活性層とするTFT作製のために、ソース・ドレイン形成のGe膜へのリン(P)イオン注入を実施した。

2. 実験 (Experimental)

トランジスタを素子分離させるため、実験試料のSi基板上に堆積させた非結晶Geを $100 \times 300 \mu\text{m}^2$ にアイランド化させた。

アイランド化したGeにHMDSおよびポジレジストを塗布、マスクレス露光装置(DL-1000 ナノシステムソリューションズ)を使用し、露光量 150 mJ/cm^2 で露光リソグラフィを行った。Pイオン注入前のレジストの光学顕微鏡写真をFig. 1に示す。レジストが残った領域がイオン注入の際にマスクとなり、非注入領域となる。すなわち、ここがTFTでのチャンネル領域となる。非注入領域(チャンネル長)は一つの試料上に $1 \mu\text{m}$ 、 $3 \mu\text{m}$ 、 $5 \mu\text{m}$ の3条件とした。

これまでの試みでは、イオン注入後のレジストが完全に除去できない箇所が生じていた。そこで、イオン注入条件の最適化およびレジスト除去法の再検討を行った。イオン注入処理条件の最適化では、Pイオン注入量 $1 \times 10^{15} \text{ cm}^{-2}$ 、電流量 $5 \mu\text{A}$ 、 $10 \mu\text{A}$ 、 $15 \mu\text{A}$ の3条件を行った。

3. 結果と考察 (Results and Discussion)

チャンネル長 $1 \mu\text{m}$ と $3 \mu\text{m}$ のレジストパターンの多くに歪みが見られた。これは、始めリソグラフィにおける現像処理時のスピンドライで発生したものと推測したが、スピンド

ライ前にも歪みが見られた。そして、さらにスピンドライ中の遠心力により歪みが増加することが確認された。 $5 \mu\text{m}$ のパターンは非常に歩留りが高かったため、レジストの密着性やGeアイランドの縮小などの検討が必要と考える。

そしてPイオン注入の条件確立実験を実施し、レジストを剥離した後の写真をFig. 2に示す。電流量 $15 \mu\text{A}$ では、イオン注入によりレジストが変質し、完全にレジストを剥離できなかった。また、電流量 $10 \mu\text{A}$ 以下では、レジスト剥離が可能であり、 $5 \mu\text{A}$ では仕上がりがきれいであった。この条件検討後、電流 $5 \mu\text{A}$ の条件でイオン注入を行った。

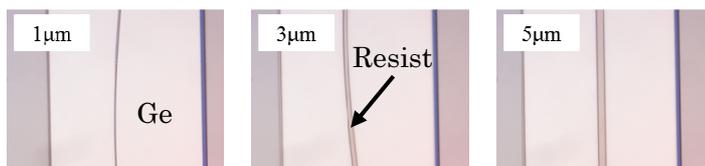


Fig. 1. Photograph of the resist before P implantation

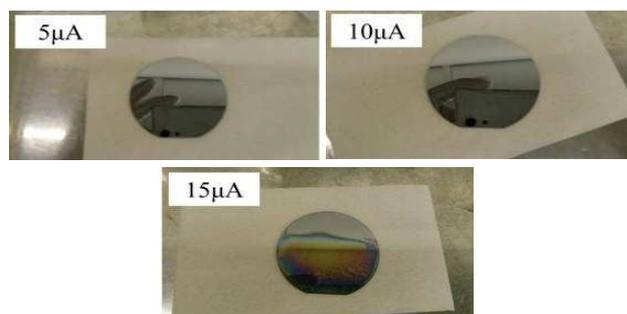


Fig. 2. Photograph of the Si wafer after peeling resist

4. その他・特記事項 Others)

共同研究者
松尾直人(兵庫県立大学)、部家彰(兵庫県立大学)、
神田一浩(兵庫県立大学)

5. 論文・学会発表 Publication/Presentation)

なし。

6. 関連特許 Patent) なし。