

※課題番号 : F-12-RO-0006
※支援課題名 (日本語) : 巨大線状 Si グレインを用いた高性能薄膜トランジスタの研究
※Program Title (in English) : Poly-Si TFTs with linearly-arranged ultra-large Si crystal grains
※利用者名 (日本語) : 山野 真幸
※Username (in English) : Masayuki Yamano
※所属名 (日本語) : 広島大学工学部第二類電子システム課程
※Affiliation (in English) : Electronic System Course, Cluster 2, Faculty of Engineering, Hiroshima University

※概要 (Summary) :

薄膜トランジスタ性能向上のためには、グレインサイズが大きく、面方位を制御した poly-Si が必要である。a-Si 薄膜は CLC (CW laser lateral crystallization) によりグレインを 1 次元状に poly-Si へとラテラル成長させることができるが、従来の CLC では、レーザ強度分布がガウシアン系であるために照射時に a-Si 薄膜に温度勾配ができてしまい、グレインが照射領域の外側から内側に向かうように斜めに成長し、面方位がランダムとなってしまふ。他方レーザ分布をライン状にすることにより、結晶面方位の制御と結晶粒の大粒径化 (長さ > 100 μm) が報告されている。本研究では、面方位制御した巨大線状 Si 結晶グレインをもつ poly-Si 薄膜を用い、poly-Si 薄膜トランジスタを試作した。

※実験 (Experimental) :

石英基板に a-Si 薄膜 150 nm、Cap SiO₂ 薄膜 100 nm が成膜されたものに、連続発振レーザ照射 (波長 532 nm、レーザ出力:9.0 W、スキャン速度:0.25 cm/s) を行い、チャンネル poly-Si 薄膜を形成した。BHF により Cap SiO₂ 薄膜を剥離し、マスクレス露光により poly-Si アクティブ層のワイヤ形状パターンニングを行い、poly-Si 薄膜のドライエッチングを行った。次にゲート絶縁膜を ECR plasma CVD により 12 nm 形成後、Mo を 200 nm スパッタし、マスクレス露光にてパターンニングを行った後にウェットエッチングを行い、これをゲート電極とした。S/D 形成として As を $2 \times 10^{15} \text{cm}^{-2}$ イオン注入を行い、活性化アニール処理した (550°C, 30 min)。その後犠牲酸化膜を除去し、APCVD により層間絶縁膜を 150 nm 形成し、BHF により開口エッチングを行った。Mo スパッタにより電極形成し、最後にシンタリングを行った。

※結果と考察 (Results and Discussion) :

図 1 に試作した TFT の I_D-V_D 特性を示す。グレイン長径方向とチャンネル方向が平行なデバイスの方が垂直なデバイスよりも I_D の値が大きいことが確認された。

ON/OFF 比は約 10⁴ の値が得られ、グレイン長径方向とチャンネル方向が垂直なデバイスでは V_{TH} の値にばらつきが確認された。

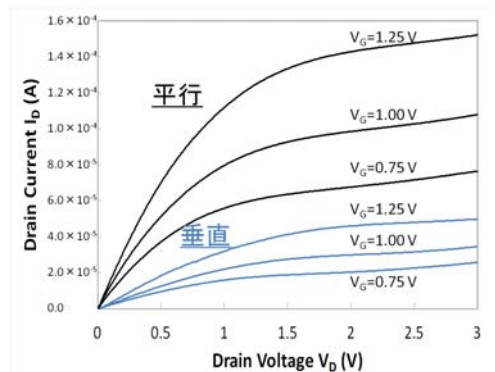


図 1. 試作した TFT の I_D-V_D 特性: グレイン長径方向とチャンネル方向が平行なものと垂直なもの特性を示す。

※その他・特記事項 (Others) :

・参考文献

[1] 平成 22 年 8 月 5 日出願、特願 2010-176075,

発明者: 黒木伸一郎、小谷光司。

共同研究者等 (Coauthor) :

黒木 伸一郎, 佐藤 旦 (広島大学ナノデバイス・バイオ融合科学研究所)

小谷光司 (東北大学)

論文・学会発表 (Publication/Presentation) :

[1] 山野 真幸, 黒木 伸一郎, 佐藤 旦, 小谷光司, 「巨大線状 Si 結晶グレインを用いた高性能薄膜トランジスタ」, 2013 年 (平成 25 年) 春季第 60 回応用物理学関係連合講演会, 13-098(2013).